

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 10 月 6 日 (06.10.2005).

PCT

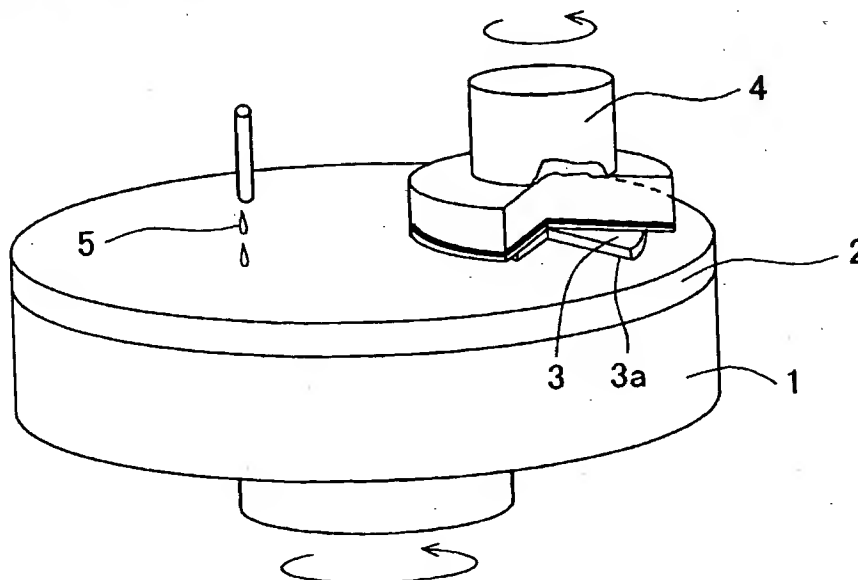
(10) 国際公開番号
WO 2005/093802 A1

- (51) 国際特許分類⁷: H01L 21/304
- (21) 国際出願番号: PCT/JP2005/005766
- (22) 国際出願日: 2005 年 3 月 28 日 (28.03.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-096847 2004 年 3 月 29 日 (29.03.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): ニッタ・ハース株式会社 (NITTA HAAS INCORPORATED) [JP/JP]; 〒5560022 大阪府大阪市浪速区桜川 4-4-26 Osaka (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 太田 慶治 (OHTA, Yoshiharu) [JP/JP]; 〒6391032 奈良県大和郡山市池沢町 172 ニッタ・ハース株式会社 奈良工場内 Nara (JP). 板井 康行 (ITAI, Yasuyuki) [JP/JP]; 〒6391032 奈良県大和郡山市池沢町 172 ニッタ・ハース株式会社 奈良工場内 Nara (JP).
- (74) 代理人: 西教 圭一郎, 外 (SAIKYO, Keiichiro et al.); 〒5410051 大阪府大阪市中央区備後町 3 丁目 2 番 6 号 数島ビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SI, SK, SM, SN, SR, ST, SV, SW, SY, TD, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VE, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: COMPOSITION FOR POLISHING SEMICONDUCTOR

(54) 発明の名称: 半導体研磨用組成物



(57) Abstract: Polishing scratches in the surface of a semiconductor device are reduced significantly without damaging the advantage of fumed silica, i.e. high polishing speed, even though fumed silica is contained as a polishing agent. When a wafer (3) mounted on a pad (2) stuck to a turn table (1) is polished by exerting a load on the wafer (3) by means of a pressure head (4) and rotating the pad (2) and the pressure head (4), a water dispersion liquid of fumed silica having a mean particle size increase rate of 10% or less after 10-day shaking is employed as a polishing composition (5) supplied onto the pad (2). Since aggregation of fumed silica due to an external load and/or long term storage scarcely takes place, the number of polishing scratches in the surface of a polished semiconductor device is decreased significantly and a high-quality semiconductor device exhibiting excellent electrical connection reliability can be produced with high yield.

[続葉有]

WO 2005/093802 A1



SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 本発明の目的は、研磨剤としてヒュームドシリカを含有するにも係わらず、ヒュームドシリカの長所である高い研磨速度を損なうことなく、半導体デバイス表面の研磨傷の発生を著しく減少させることである。研磨定盤1に貼付されたパッド2上にウエハ3を載せ、ウエハ3に加圧ヘッド4により荷重をかけ、パッド2と加圧ヘッド4とを回転させてウエハ3を研磨するに際し、パッド2上に供給される研磨用組成物5として、ヒュームドシリカの水分散液であって、10日間振盪後の平均粒子径増加率が10%以下である研磨用組成物を用いる。これによって、外的負荷および/または長期保存によるヒュームドシリカの凝集がほとんど起こることがないので、研磨後の半導体デバイス表面の研磨傷の数が顕著に減少し、電気的な接続信頼性に優れた高品質の半導体デバイスを歩留り良く製造できる。